

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-203457

(43) 公開日 平成7年(1995)8月4日

(51) IntCl<sup>6</sup>

H 0 4 N 7/32

G 0 6 T 7/20

識別記号

庁内整理番号

F I

技術表示箇所

9061-5L

H 0 4 N 7/ 137

Z

G 0 6 F 15/ 70

4 1 0

審査請求 未請求 請求項の数 1 F D (全 12 頁)

(21) 出願番号 特願平5-348641

(22) 出願日 平成5年(1993)12月27日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 中澤 哲夫

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

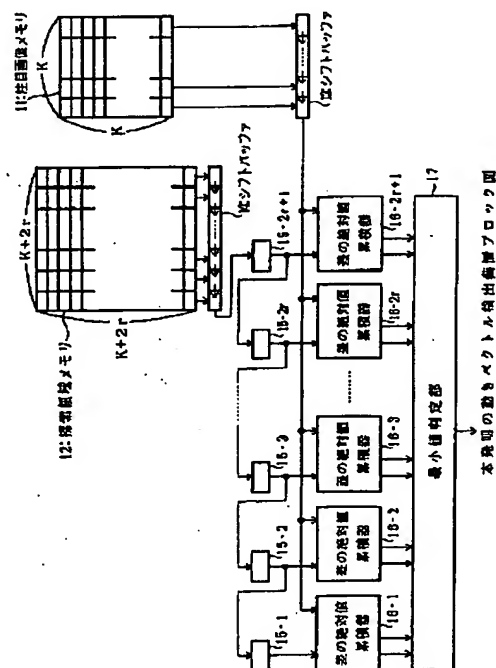
(74) 代理人 弁理士 佐藤 幸男

(54) 【発明の名称】 動きベクトル検出装置

(57) 【要約】

【目的】 差の絶対値累積処理を並列に実行することで、演算のための信号のバッファを小さくし、処理の高速化を図る。

【構成】 注目画像メモリ11に注目画像ブロックを格納し、探索領域メモリ12に探索領域の画像信号を格納して、それぞれ1ラインごとに取り出してシフトさせながら比較する。これにより、探索領域に対してライン方向に取ることができる参照画像ブロックの数と同数の差の絶対値累積器16-1~16-(2r+1)によって、一挙に複数箇所での比較による累積値を得る。このような処理を繰り返せば、注目画像ブロックや探索領域を構成する画像信号を記憶するためのメモリ容量を十分少なくし、差の絶対値累積器を最小限の数だけ用意して、動きベクトル検出のための演算処理が実行できる。



## 【特許請求の範囲】

【請求項1】 動画画像フレームの一部を構成する注目画像ブロックと最も差分の少ない画像ブロックが、時間軸方向に見て異なる時点の動画画像フレーム内に設定された探索領域中のどの位置にあるかを検出して、動きベクトルを得るものであって、

前記注目画像ブロックの画像信号を格納する注目画像メモリと、

前記探索領域の画像信号を格納する探索領域メモリと、  
前記探索領域のライン方向に取ることができる参照画像ブロックの数以下の数だけ並列配置され、入力信号の差の絶対値を累積する差の絶対値累積器と、

前記差の絶対値累積器の各出力を受け入れて、それらの最小値を判定し、その最小値を示した時の参照画像ブロックの位置情報から動きベクトルを得る最小値判定部とを備え、

前記差の絶対値累積器はそれぞれ、

前記注目画像ブロックの1ラインを構成する画像信号中から1個の画像信号を選択して一斉に受け入れるとともに、

前記探索領域の対応する1ラインから、前記参照画像ブロックと同数の、連続した画像信号をそれぞれ受け入れて、

両者の差の絶対値を演算し、

続いて、前記注目画像ブロックの1ラインを構成する画像信号中から直前に選択した画像信号に隣接する1個の画像信号を選択して一斉に受け入れるとともに、

前記探索領域の対応する1ラインから、直前に受け入れた画像信号からライン方向に1個分シフトした連続した画像信号をそれぞれ受け入れて、

両者の差の絶対値を演算し、直前に求めた差の絶対値に加算し、

同様の処理を繰り返して前記差の絶対値の累積結果を得ることを特徴とする動きベクトル検出装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、動画画像の信号圧縮符号化のために使用される動きベクトル検出装置に関する。

## 【0002】

【従来の技術】マルチメディアシステム等においては、各種の文字情報等のデータとともに動画画像データの処理が要求される。そこで、動画画像の記憶や転送を容易にするために、高効率な動画画像圧縮符号化方法が開発されている。この方法は、例えば、時間軸方向の冗長度を減らすために動き補償フレーム間予測符号化を行う。この方法では、一定の大きさの画像ブロックがどの方向にどれだけ動いたかを示す動きベクトルを求め、画像ブロック間の動きに対応してオフセットした位置の画素値を予測値とし、その予測値との差分と動きベクトルとを符号化する。このような技術は次のような文献に記載されてい

る。

・山田、上田著、“4. 蓄積メディア用動画画像符号化技術”テレビジョン学会誌Vol.45, No.7, pp807 ~812(1991)

・安田 浩 編著、“マルチメディア符号化の国際標準”6章 pp126~129 (1991)丸善

【0003】図2に、動きベクトルの内容説明図を示す。図に示すように、例えば現フレーム1Aを適当な処理単位である注目画像ブロック3Aに分割する。なお、上記現フレーム1Aは、図に示すような、例えば三角形の動画画像イメージ2を表示しているものとする。具体的には、現フレーム1Aは、例えば縦横がそれぞれ240×352の画素により構成され、注目画像ブロック3Aは16×16画素程度の大きさに選定される。

【0004】そして、注目画像ブロック3Aが前フレーム1Bのどの部分にあるかを調べる。即ち、注目画像ブロック3Aと最も類似した内容の参照画像ブロック3Bを前フレーム1Bの注目画像ブロック3Aと同じ位置の近傍で見つける。これには、前フレーム1Bの注目画像ブロック3Aと同じ位置の周辺で同一の大きさの画像ブロックを切り出し、各ブロックを構成する画像信号の差分をとる。この差分が最小になった場合の注目画像ブロック3Aに対するオフセットが動きベクトル4である。このオフセットとは、注目画像ブロック3Aの位置を基準とした参照画像ブロックの位置情報である。

【0005】図3に、一般の動きベクトル検出回路ブロック図を示す。この回路は、注目画像ブロック3Aを記憶するためのバッファメモリ6Aと、探索領域7を記憶するためのバッファメモリ6Bを備える。両バッファメモリ6A、6Bの出力は差の絶対値累積器8に入力する。そして、その累積結果は判定器9に入力する。

【0006】ここで、注目画像ブロック3Aを構成する各画像信号を次の(1)式で表すことにする。

$$Pf(i+nx, j+ny) \quad \dots (1)$$

(i+nx, j+ny) は、フレーム上の一点を基準とした注目画像ブロック3Aの各画像信号の位置座標である。なお、注目画像ブロックは1辺がk個の正方形に配列された画像信号から構成されるものとする。従って、上記nx, nyはそれぞれ  $0 \leq nx \leq k-1$ ,  $0 \leq ny \leq k-1$  の値をとる。

【0007】また、探索領域の画像信号は次の(2)式で表される。

$$Sf((i+nx)+mx, (j+ny)+my) \quad \dots (2)$$

なお、探索領域の大きさは、注目画像ブロックの位置を中心として上下左右に、それぞれ画像信号r個の幅の範囲に設定する。即ち、上記mx, myはそれぞれ  $-r \leq mx \leq +r$ ,  $-r \leq my \leq +r$  の値をとる。

【0008】上記のような注目画像ブロック3Aを探索領域7の中のある参照画像ブロック3Bと比較してその各信号の差分をとり、累積すると、次の(3)式に示す

ようになる。

$$Ms(i+mx, j+my) = \sum_{n=-1}^{k-1} \sum_{v=0}^{k-1} |Sf((i+nx)+mx, (j+ny)+my) - Pf(i+nx, j+ny)| \quad \dots (3)$$

上記探索領域7の中で参照画像ブロック3Bを上下左右にシフトしながら差の絶対値の累積を求め、これらの中から判定器9によって最小値を求める。この最小値をとる場合の参照画像ブロック3Bの位置と注目画像ブロック3Aの位置とを参照して両者のオフセットより動きベクトルが求められる。

【0009】このような技術は、例えば次のような文献に記載されている。

・特開平3-110551号公報“動きベクトル検出回路”

・特開平3-113572号公報“ベクトル相関検出回路”

・特開平3-185575号公報“動ベクトル検出装置”

【0010】

【発明が解決しようとする課題】ところで、上記のような従来の動きベクトル検出装置には次のような解決すべき課題があった。上記のような注目画像ブロックと探索領域7の中の一定の参照画像ブロック3Bとを設定し、これらの差の絶対値を累積する場合に、例えば注目画像ブロックの大きさが $k \times k$ 、探索領域はこれより前後左右に $r$ だけ大きいものとする、差の絶対値の累積演算は $(2r+1)^2 \times k^2$ 回必要となる。そして、得られる絶対値の累積結果は $(2r+1)^2$ 個となる。これらのうちの最小値を判定器9が判定するといった動作が必要になる。

【0011】しかしながら、このような処理は演算量が極めて大きくなり、また演算に必要な画像信号をそれぞれ繰り返し読み出すため、各画像信号に対するアクセス回数が極めて多くなる。従って、例えば図3に示したようなバッファメモリ6A、6Bや差の絶対値累積器8を多数設け、回路の並列化による高速化を図ることが好ましい。ところが、このためには注目画像ブロック3Aや探索領域7の画像信号を格納するための多数のバッファメモリ6Aやバッファメモリ6Bを必要とする。従って、これらに対応させて差の絶対値累積器8を多数設ける必要も生じる。

【0012】これでは信号記憶のための大容量のメモリが必要となり、更に差の絶対値等を累積するための大量のハードウェアも必要となる。本発明は以上の点に着目してなされたもので、信号を並列処理する場合に、探索領域に格納するデータを重複して持つことなく、また、参照領域の同じデータを複数回アクセスすることを極力減らして、差の絶対値演算を並列処理することで高速化を実現する動きベクトル検出装置を提供するものである。

【0013】

【課題を解決するための手段】本発明の動きベクトル検出装置は、動画像フレームの一部を構成する注目画像ブロックと最も差分の少ない画像ブロックが、時間軸方向に見て異なる時点の動画像フレーム内に設定された探索領域中のどの位置にあるかを検出して、動きベクトルを得るものであって、前記注目画像ブロックの画像信号を格納する注目画像メモリと、前記探索領域の画像信号を格納する探索領域メモリと、前記探索領域に対し、ライン方向に取ることができる参照画像ブロックの数以下の数だけ入力信号の差の絶対値を累積する差の絶対値累積器を並列配置し、前記並列配置したそれぞれの差の絶対値累積器は、前記探索領域のライン方向に連続するそれぞれの参照画像ブロックに対応し、前記差の絶対値累積器の各出力を受け入れて、それらの最小値を判定し、その最小値を示した時の参照画像ブロックの位置情報から動きベクトルを得る最小値判定部とを備え、前記注目画像ブロックの1ラインを構成する画像信号中から1個の画像信号を選択し、前記差の絶対値累積器に一齐に入力し、各差の絶対値累積器に対応した前記探索領域の各参照画像ブロックから、各参照画像ブロックの同じ位置関係にある画像信号を選択し、各参照画像ブロックから対応する各差の絶対値累積器に入力し、両者の差の絶対値を演算し、続いて、前記注目画像ブロックの1ラインを構成する画像信号中から直前に選択した画像信号に隣接する1個の画像信号を選択して一齐に入力するとともに、前記各参照画像ブロックの同じ位置関係にあり、直前に選択した画像信号に隣接する画像信号を選択し、各参照画像ブロックから対応する各差の絶対値累積器に入力し、両者の差の絶対値を演算し、直前に求めた差の絶対値に加算し、同様の処理を繰り返して前記差の絶対値の累積結果を得ることを特徴とするものである。

【0014】

【作用】この装置は、注目画像メモリに注目画像ブロックを格納し、探索領域メモリに探索領域の画像信号を格納して、それぞれ1ラインごとに取り出してシフトさせながら比較する。これにより、探索領域に対してライン方向に取ることができる参照画像ブロックの数以下の数と同数の差の絶対値累積器によって、一挙に複数箇所での比較による累積値を得る。このような処理を繰り返せば、注目画像ブロックや探索領域を構成する画像信号を記憶するためのメモリ容量を十分少なくして、動ベクトル検出のための演算処理が実行できる。

【0015】

【実施例】以下、本発明を図の実施例を用いて詳細に説明する。図1は、本発明の動きベクトル検出装置実施例

10

20

30

40

50

を示すブロック図である。この装置は、注目画像メモリ11と探索領域メモリ12を備えている。注目画像メモリ11は、既に図3を用いて説明した注目画像ブロック3Aを構成する画像信号を格納するためのメモリで、注目画像ブロック3Aが $k \times k$ 個の正方形の画像信号群から構成される場合、このメモリ容量もこれらの画像信号を格納できる程度のものとする。

【0016】また、探索領域メモリ12は、図3に示した探索領域7の画像信号を格納するためのメモリで、その容量は図3を用いて説明した場合と同様に、 $(k+2r) \times (k+2r)$ 程度のものとする。また、注目画像メモリ11の中から読み出された注目画像ブロック1ライン分の画像信号を格納するためのシフトバッファ13と、探索領域メモリ12から読み出された対応する1ラインの画像信号を格納するシフトバッファ14が設けられている。なお、この探索領域用のシフトバッファ14のシリアル出力側には、最も遠い位置から順にレジスタ15-1、15-2、15-3、...15-(2r+1)が順に連結されている。これらのレジスタは、探索領域に対してライン方向に取ることができ参照画像ブロックの数と同じ2r-1個だけ設けられ、これらはシフトバッファ14から出力される画像信号を受入れ、順に隣合うレジスタへこれまで格納していた信号を転送する構成となっている。

【0017】即ち、シフトバッファ14に格納された探索領域の1ライン分の画像信号が各レジスタ15-1~15-(2r+1)の方向にシフトされると、先頭の画像信号はレジスタ15-(2r+1)に入力する。更に、シフトバッファ14に格納された1ライン分の画像信号がシフトされると、レジスタ15-(2r+1)に格納されていた信号はレジスタ15-2rに転送され、同様にして順にレジスタ15-1までその信号を転送することができる。なお、この装置には、更にレジスタ15-1~15-(2r+1)と同数の差の絶対値累積器16-1~16-(2r+1)が設けられ、それぞれ対応するレジスタ15-1~15-(2r+1)から信号を受け入れる構成となっている。また、これらの差の絶対値累積器16-1~16-(2r+1)は、注目画像ブロックの1ライン分を格納したシフトバッファ13から、その先頭に格納されている画像信号を一括して受け入れるよう構成されている。

【0018】差の絶対値累積器16-1~16-(2r+1)の出力する信号、即ち累積結果と、その累積を行ったときの各参照画像ブロックの位置情報が最小値判定部17に入力する構成となっている。最小値判定部17はこれらの差の絶対値累積器16-1~16-(2r+1)の入力信号を受け入れて、その累積結果の最小値を判定し、これに対応する参照画像ブロックの位置情報を得るための回路である。

【0019】図4及び図5に、本発明の装置の概略動作

説明図を示す。図1と図4と図5を参照しながら、本発明の装置の概略動作を説明する。まず、始めに注目画像メモリ11に動きベクトルを求めるための注目画像ブロックを構成する全ての画像信号を格納する。同時に、探索画像メモリ12に注目画像ブロックの周辺の画像信号を含む、既に説明した一定の大きさの探索領域の画像信号を格納する。

【0020】そして、始めに注目画像ブロックの1ライン分の画像信号をシフトバッファ13に転送する。また、探索領域の対応する1ライン分の画像信号をシフトバッファ14に転送する。そして、次にシフトバッファ14に格納した画像信号を順にレジスタ15-1方向に転送し、先頭の画像信号がレジスタ15-1に格納されるまでシフトを繰り返す。以上のような準備により、差の絶対値累積器16-1~16-(2r+1)には、シフトバッファ13に格納された先頭の画像信号と、探索領域の対応するラインの先頭から(2r+1)個の画像信号が、それぞれ入力する状態になる。この状態で、差の絶対値累積器16-1~16-(2r+1)は2種の入力信号の差の絶対値を演算する。

【0021】図4のステップS1に示す処理は、この最初の処理を示し、例えば $r=2$ 、 $k=4$ とした場合に、シフトバッファ13の1番目の画像信号とシフトバッファ14の1番目から5番目までの画像信号とが、それぞれ比較され、差の絶対値が演算される。次に、シフトバッファ14は画像信号を更に1個分シフトし、これによってレジスタ15-1に格納されていた最初の画像信号は消滅し、2番目の画像信号がこのレジスタ15-1に格納される。また、シフトバッファ13に格納されていた画像信号も1個分シフトし、これまで2番目に格納されていた画像信号がシフトバッファ13の先頭に移動する。

【0022】その結果、図4のステップS2に示すように、シフトバッファ14に最初に格納されていた画像信号の2番目から6番目の信号と、シフトバッファ13に最初に格納されていた画像信号の2番目の信号とが比較され、その差の絶対値が演算される。同様にして、ステップS3においては、シフトバッファ14に格納された画像信号が更にシフトされて入力し、シフトバッファ13に格納されていた3番目の画像信号が入力して、差の絶対値演算が実行される。注目画像ブロックの1ラインが4個の画像信号で構成される場合、図4のステップS4によって、最後の4番目の画像信号とシフトバッファ14に格納された4番目から8番目の画像信号とが比較され差の絶対値演算が行われると、そのラインにおける一通りの演算が終了する。

【0023】その後、注目画像メモリ11から注目画像ブロックの隣合う次の1ライン分の画像信号がシフトバッファ13に格納される。また、探索領域メモリ12に格納された対応する1ライン分の画像信号がシフトバッ

ファ14に格納される。そして、1ライン目と同様の処理が実行される。図4に示した例の場合では、差の絶対値累積器16-1~16-5は、こうして差の絶対値を得る度にその結果を累積する。この処理を注目画像ブロックを構成するラインの数、即ち4回繰り返すと、各差の絶対値累積器16-1~16-5の出力から、5つの差の絶対値累積結果が得られる。

【0024】注目画像ブロックの大きさが $k \times k$ 、探索領域が $(k+2r) \times (k+2r)$ である場合、上記の処理により各差の絶対値累積器16-1~16-( $2r+1$ )の出力から、図5に示すような各状態22-1~22( $2r+1$ )における差の絶対値累算結果が得られる。例えば、図5に示す1番左側の状態22-1は、図1に示す差の絶対値累積器16-1の累積結果を得た参照画像ブロック21を示す。この状態の参照画像ブロック21はこの探索領域の最も左上端に存在する。そして、状態22-2、22-3、...22-( $2r+1$ )は、それぞれ画像信号を1個分ずつ右にシフトしたところに参照画像ブロックを設定して、その差分をとるようにしている。

【0025】従って、上記のような演算処理の結果、図5に示すような $k$ 個の参照画像ブロックとの差分が一挙に得られる。その後図1に示す探索領域メモリ12から最初に取り出す画像信号の1ラインを順にシフトさせていくことによって、探索領域の全ての部分に参照画像ブロックを設定して、注目画像ブロックとの差分を得ることができる。最小値判定部17がこれらの差の絶対値累積結果の最小値を求めれば、該当する参照画像ブロックと注目画像ブロックとのオフセットが動きベクトルとして求められる。

【0026】図6に、本発明の装置のより具体的な実施例の結線図を示す。図1に示す装置は、具体的にはこの図に示すような回路構成により実現する。即ち、例えば注目画像メモリ11と探索領域メモリ12とは、それぞれいずれも1回で4個ずつの画像信号を読み出すことのできる構成とする。なお、ここでは注目画像ブロックを $16 \times 16$ 個の画像信号から構成するものとし、図のような回路を4組並べた並列処理を行うものとする。

【0027】注目画像メモリ11の出力側には並列に配置された2個のシフトレジスタ13A、13Bを備えたシフトバッファ13が設けられている。この画像信号4個用のシフトレジスタ13A、13Bを交互に使用することによって、画像信号の読み出しと画像信号をシフトさせて送り出す処理とを同時進行させる構成となっている。なお、画像信号をシフトしながら出力するこれらのシフトレジスタ13A、13Bはセレクトラ18によって選択され、その一方の出力が4個の差の絶対値累積器16-1~16-4に入力する構成となっている。

【0028】一方、探索領域メモリ12の出力も互いに並列に接続されたシフトレジスタ14Aと14Bに接続

され、これらによってシフトバッファ14が構成されている。シフトレジスタ14A、14Bはいずれも画像信号4個用とし、両方で探索領域の1ライン分の画像信号を交互に格納し、一方が画像信号の格納をしている間に、他方が画像信号のシフトによる転送を処理する構成となっている。

【0029】セレクトラ24-4は、1ライン分の画像信号を順に転送する場合には、シフトレジスタ14A、14Bのいずれか一方を選択してその信号を送り出す構成となっている。なお、探索領域メモリ12の出力は、それぞれバラレルにレジスタ25-1~25-4に入力できるよう結線されており、その間に、隣接するレジスタから入力する信号と、探索領域メモリ12から入力する信号のいずれかを選択するためのセレクトラ24-1~24-4が配置されている。なお、探索領域メモリ12と、シフトレジスタ14A、14Bとセレクトラ24-1~24-4とを結ぶ結線をソースデータバス19-1~19-4と呼ぶことにする。

【0030】ここで、図7及び図8に、メモリアクセス方法説明図を示す。図7は、現フレームの注目画像ブロックの2次元データを示す図で、下記の $16 \times 16$ の画像信号から構成される。

```
cb(0,0),cb(0,1),...,cb(0,15),
cb(1,0),cb(1,1),...,cb(1,15),
:
:
cb(15,0),cb(15,1),...,cb(15,15)
```

【0031】一方、図8は、前フレームの探索領域の2次元データを示す図で、下記の $46 \times 46$ の画像信号から構成される。

```
sb(0,0),sb(0,1),...,sb(0,7),...,sb(0,45),
sb(1,0),sb(1,1),...,sb(1,7),...,sb(1,45),
:
:
sb(7,0),sb(7,1),...,sb(7,7),...,sb(7,45),
:
:
sb(45,0),sb(45,1),...,sb(45,7),...,sb(45,45)
```

【0032】図7の下側に示した図は、上記の現フレームの注目画像ブロックの画像信号がバッファ内で保持されている状態で、横方向に並んだ4つの画素が一度に読み出される。図8の下側に示した図は、上記の前フレームの探索領域の画素信号がバッファ内で保持されている状態で、同様に横方向に並んだ4つの画素が一度に読み出される。ここでは、1個の画像信号が8ビットのデータで、これを4個含む32ビット/ワード単位でメモリをアクセスするものとする。

【0033】また、図9に差の絶対値累積器ブロック図を示す。図1に示す差の絶対値累積器16-1~16-( $2r+1$ )は、例えばそれぞれこの図に示すようなブロック構成とされる。この回路自体は既知のものである。即ち、図9に示す差の絶対値累積器は、入力端子31、32に、それぞれ比較対象となる画像信号を入力

し、出力端子33からその場合の参照画像ブロックの位置情報を得て、出力端子34から絶対値の累積結果を得る構成となっている。

【0034】なお、ここには減算器35、符号反転回路36、セクタ37、加算器38及び絶対値累積レジスタ39と位置レジスタ40が設けられている。減算器35は入力する2つの信号の差をとる回路で、その減算結果はセクタ37と符号反転回路36に inputs。符号反転回路36は、減算結果の符号反転処理をしてセクタ37に inputs。減算器35は、減算した場合に、その結果が正となったか負となったかを判定し、その判定結果をセクタ37に送り込む。これによって、よく知られたデジタル信号の差の絶対値が選択処理されてセクタ37から出力される。そして、加算器38において、既に計算し蓄積した絶対値累積レジスタ39の内容との加算が行われる。これによって、絶対値累積レジスタ39に対し、演算処理1回ごとに累積値が格納される。位置レジスタ40にはその場合の参照画像ブロックの位置情報が格納される。

【0035】図10は、最小値判定部の主要部ブロック図を示す。この回路は、入力端子51~54に inputsした4種の差の絶対値を順に比較して、そのうち最も小さい値を最小値レジスタ73に格納し、更にこれに対応する参照画像ブロックの位置情報を位置レジスタ74に格納して出力端子59から出力する構成となっている。この回路には、4個の減算器61~64と、8個の比較器65~72と、先に説明した最小値レジスタ73及び位置レジスタ74が設けられている。

【0036】例えば、減算器62は入力端子51、52から inputsする差の絶対値累積結果の一方から他方を減算することによってその結果が正か負かの判定を行い、判定結果をセクタ65、66に outputsする。セクタ66には比較の対象となった2種の累積結果が inputsし、減算器62の outputsによってより小さい累積結果が減算器63の方向に outputsされる。また、セクタ65には入力端子55、56から比較対象となった各参照画像ブロックの位置情報が inputsし、そのうちの累積結果の小さい方がセクタ69に向けて outputsされる。減算器61と2個のセクタ67、68は全く同様の処理を行い、減算器63と2個のセクタ69、70も同様の処理を実行する。

【0037】これらによって、入力端子51、52、53、54から inputsする差の絶対値累積結果の最小のものが減算器64及びセクタ72に inputsする。更に、これらも同様の処理を行って、最小のものを最小値レジスタ73と位置レジスタ74に outputsする。このような処理によって、最小値判定部は必要な位置情報を outputsする。

【0038】以上の構成の図6に示す装置は、具体的に次のように動作する。まず、探索領域メモリ12から4つの画像信号sb(0,0), sb(0,1), sb(0,2), sb(0,3)を読み出し、ソースデータバス19-1~19-4を通じて

直接セクタ24-1~24-4に inputsする。これらのセクタは、ソースデータバス19-1~19-4からのデータを選択し、レジスタ25-1~25-4に保持させる。続いて、探索領域メモリ12から次に続く4つの画像信号sb(0,4), sb(0,5), sb(0,6), sb(0,7)を読み出し、ソースデータバス19-1~19-4を通じてシフトレジスタ14Aに inputsする。

【0039】一方、注目画像メモリ11から4つの画像信号cb(0,0), cb(0,1), cb(0,2), cb(0,3)を読み出し、シフトレジスタ13Aに inputsする。この状態で、レジスタ25-1~25-4の outputsを差の絶対値累積器16-1~16-4に inputsすると同時に、シフトレジスタ13Aをシフトして、その先頭の画像信号cb(0,0)をセクタ18を通じて各差の絶対値累積器16-1~16-4に inputsする。こうして最初の差の絶対値の累積が行われる。この状態で行われる差の絶対値の累積演算は以下の通りである。差の絶対値の累積器16-1では、 $|sb(0,0) - cb(0,0)|$ を累積し、差の絶対値の累積器16-2では、 $|sb(0,1) - cb(0,0)|$ を累積し、差の絶対値の累積器16-3では、 $|sb(0,2) - cb(0,0)|$ を累積し、差の絶対値の累積器16-4では、 $|sb(0,3) - cb(0,0)|$ を累積する。

【0040】次に、シフトレジスタ14Aの先頭の信号をレジスタ25-4に転送し、レジスタ25-4の信号をレジスタ25-3に転送し、レジスタ25-3の信号をレジスタ25-2に転送し、レジスタ25-2の信号をレジスタ25-1に転送することによって、画像信号1個分のシフトを行う。これによって、差の絶対値累積器16-1~16-4は次のような演算を行う。差の絶対値の累積器16-1では、 $|sb(0,0) - cb(0,0)| + |sb(0,1) - cb(0,1)|$ を累積し、差の絶対値の累積器16-2では、 $|sb(0,1) - cb(0,0)| + |sb(0,2) - cb(0,1)|$ を累積し、差の絶対値の累積器16-3では、 $|sb(0,2) - cb(0,0)| + |sb(0,3) - cb(0,1)|$ を累積し、差の絶対値の累積器16-4では、 $|sb(0,3) - cb(0,0)| + |sb(0,4) - cb(0,1)|$ を累積する。

【0041】その後、同様にシフトレジスタ14A及びレジスタ25-1~25-4によって画像信号を順に転送し、各1個分のシフトを行って差の絶対値累積器16-1~16-4に inputsする。また、この場合にシフトレジスタ13Aの画像信号も1個分ずつシフトさせる。

【0042】以上のような処理を繰り返して、シフトレジスタ14Aから全ての画像信号を順に送り出す間に、探索領域メモリ12から4つの画素sb(0,8), sb(0,9), sb(0,10), sb(0,11)を読み出し、ソースデータバス19-1~19-4を通じてシフトレジスタ14Bに格納する。また、シフトレジスタ13Aのデータを全て順にシフトしながら outputsする間に、注目画像メモリ11から4つの画素cb(0,4), cb(0,5), cb(0,6), cb(0,7)を読み出

し、シフトレジスタ13Bに入力する。シフトレジスタ14Aのデータを全て出力すると、セクタ24-4でシフトレジスタ14Bを選択し、シフトレジスタ13Aのデータ全てを出力すると、セクタ18でシフトレジスタ13Bの出力を選択する。

【0043】シフトレジスタ13Aの画像信号を全て出力し終ると、差の絶対値の累積器16-1では、

$$\begin{aligned} & |sb(0,0) - cb(0,0)| \\ & + |sb(0,1) - cb(0,1)| \\ & + |sb(0,2) - cb(0,2)| \\ & + |sb(0,3) - cb(0,3)| \\ & + |sb(0,4) - cb(0,4)| \end{aligned}$$

を累積し、差の絶対値の累積器16-2では、

$$\begin{aligned} & |sb(0,1) - cb(0,0)| \\ & + |sb(0,2) - cb(0,1)| \\ & + |sb(0,3) - cb(0,2)| \\ & + |sb(0,4) - cb(0,3)| \\ & + |sb(0,5) - cb(0,4)| \end{aligned}$$

を累積し、差の絶対値の累積器16-3では、

$$\begin{aligned} & |sb(0,2) - cb(0,0)| \\ & + |sb(0,3) - cb(0,1)| \\ & + |sb(0,4) - cb(0,2)| \\ & + |sb(0,5) - cb(0,3)| \\ & + |sb(0,6) - cb(0,4)| \end{aligned}$$

を累積し、差の絶対値の累積器16-4では、

$$\begin{aligned} & |sb(0,3) - cb(0,0)| \\ & + |sb(0,4) - cb(0,1)| \\ & + |sb(0,5) - cb(0,2)| \\ & + |sb(0,6) - cb(0,3)| \\ & + |sb(0,7) - cb(0,4)| \end{aligned}$$

を累積する。

【0044】続いて演算を進め、探索領域メモリ12から4つの画素sb(0,16), sb(0,17), sb(0,18), sb(0,19)を読み出し、ソースデータバス19-1~19-4を通じてシフトレジスタ14Bに入力する。また、注目画像メモリ11から4つの画素cb(0,12), cb(0,13), cb(0,14), cb(0,15)を読み出し、シフトレジスタ13Bに入力する。これらのデータを全て差の絶対値の累積器16-1~16-4に入力してその累積を行うと、探索領域中の注目画像ブロックに対応する4つの部分の最初のラインについて差の絶対値の累積値が得られる。その結果は次の通りである。差の絶対値の累積器16-1では、

$$\begin{aligned} & |sb(0,0) - cb(0,0)| \\ & + |sb(0,1) - cb(0,1)| \\ & + |sb(0,2) - cb(0,2)| \\ & + |sb(0,3) - cb(0,3)| \\ & + |sb(0,4) - cb(0,4)| \\ & + |sb(0,5) - cb(0,5)| \\ & + |sb(0,6) - cb(0,6)| \\ & + |sb(0,7) - cb(0,7)| \end{aligned}$$

$$\begin{aligned} & + |sb(0,8) - cb(0,8)| \\ & + |sb(0,9) - cb(0,9)| \\ & + |sb(0,10) - cb(0,10)| \\ & + |sb(0,11) - cb(0,11)| \\ & + |sb(0,12) - cb(0,12)| \\ & + |sb(0,13) - cb(0,13)| \\ & + |sb(0,14) - cb(0,14)| \\ & + |sb(0,15) - cb(0,15)| \end{aligned}$$

を累積し、差の絶対値の累積器16-2では、

$$\begin{aligned} 10 \quad & |sb(0,1) - cb(0,0)| \\ & + |sb(0,2) - cb(0,1)| \\ & + |sb(0,3) - cb(0,2)| \\ & + |sb(0,4) - cb(0,3)| \\ & + |sb(0,5) - cb(0,4)| \\ & + |sb(0,6) - cb(0,5)| \\ & + |sb(0,7) - cb(0,6)| \\ & + |sb(0,8) - cb(0,7)| \\ & + |sb(0,9) - cb(0,8)| \\ & + |sb(0,10) - cb(0,9)| \end{aligned}$$

$$\begin{aligned} 20 \quad & + |sb(0,11) - cb(0,10)| \\ & + |sb(0,12) - cb(0,11)| \\ & + |sb(0,13) - cb(0,12)| \\ & + |sb(0,14) - cb(0,13)| \\ & + |sb(0,15) - cb(0,14)| \\ & + |sb(0,16) - cb(0,15)| \end{aligned}$$

を累積し、差の絶対値の累積器16-3では、

$$\begin{aligned} & |sb(0,2) - cb(0,0)| \\ & + |sb(0,3) - cb(0,1)| \\ & + |sb(0,4) - cb(0,2)| \\ & + |sb(0,5) - cb(0,3)| \\ & + |sb(0,6) - cb(0,4)| \\ & + |sb(0,7) - cb(0,5)| \\ & + |sb(0,8) - cb(0,6)| \\ & + |sb(0,9) - cb(0,7)| \\ & + |sb(0,10) - cb(0,8)| \\ & + |sb(0,11) - cb(0,9)| \\ & + |sb(0,12) - cb(0,10)| \\ & + |sb(0,13) - cb(0,11)| \\ & + |sb(0,14) - cb(0,12)| \\ 40 \quad & + |sb(0,15) - cb(0,13)| \\ & + |sb(0,16) - cb(0,14)| \\ & + |sb(0,17) - cb(0,15)| \end{aligned}$$

を累積し、差の絶対値の累積器16-4では、

$$\begin{aligned} & |sb(0,3) - cb(0,0)| \\ & + |sb(0,4) - cb(0,1)| \\ & + |sb(0,5) - cb(0,2)| \\ & + |sb(0,6) - cb(0,3)| \\ & + |sb(0,7) - cb(0,4)| \\ & + |sb(0,8) - cb(0,5)| \\ 50 \quad & + |sb(0,9) - cb(0,6)| \end{aligned}$$



$+ |sb(0,10) - cb(0,7)|$   
 $+ |sb(0,11) - cb(0,8)|$   
 $+ |sb(0,12) - cb(0,9)|$   
 $+ |sb(0,13) - cb(0,10)|$   
 $+ |sb(0,14) - cb(0,11)|$   
 $+ |sb(0,15) - cb(0,12)|$   
 $+ |sb(0,16) - cb(0,13)|$   
 $+ |sb(0,17) - cb(0,14)|$   
 $+ |sb(0,18) - cb(0,15)|$

を累積する。

【0045】残りの15本のラインについても同様に処理することで、探索領域中の注目画像ブロックに対応する4つの部分に対する差の絶対値の累積値が得られる。その結果は最小値判定部17に入力する。最小値判定部は先に図10を用いて説明した要領で動作し、最終的に必要な動きベクトルを得る。

【0046】本発明は以上の実施例に限定されない。上記のような装置において、現在処理している注目画像ブロックについての演算処理をしている間に、これに隣接する注目画像ブロックを注目画像メモリに読み込み、新たに読み込んだ注目画像ブロックに対応する探索領域で、現在探索領域メモリに存在しない部分の画像データを探索領域メモリに順次読み込むことで、現在の処理が完了すると直ちに、隣接する注目画像ブロックに対する演算処理を開始できる。

【0047】上記演算処理の一層の高速化のために、図4に示す要領でライン方向に取ることができる複数の参照画像ブロックに対応した差の絶対値累積器群を、複数のラインについて設けてもよい。即ち、複数のラインについて設けた差の絶対値累積器群により、2次元方向に隣接する複数の参照画像ブロックに対する演算を並行して実行するようにしてもよい。

【0048】また、差の絶対値累積器やこれらに信号を供給するためのレジスタの数は、この実施例では、探索領域に対してライン方向に取ることができる参照画像ブロックの数を最大とするが、それ以下の任意の数に選定して差し支えない。なお、この実施例のケースでは、探索領域に対してライン方向に取ることができる参照画像ブロックの数と同一にすれば最も効率よく並列化ができ

る。もちろん、差の絶対値を累積する回路やその累積値の最小値を判定する回路については従来よく知られた各種の回路構成を採用することができる。

【0049】

【発明の効果】以上説明した本発明の動きベクトル検出装置は、注目画像ブロックの画像信号を注目画像メモリに格納し、探索領域の画像信号を探索領域メモリに格納して、これらからそれぞれ対応する1ライン分の画像信号を得て、探索領域に対してライン方向に取ることができる参照画像ブロックの数以下の数の、差の絶対値累積器に所定の順で画像信号を並列に入力することによって、一挙に多数の累積結果を得て最小値を判定するので、装置内部に入力画像ブロック探索領域の画像信号を重複して大量に保持することなく差の絶対値累算を並列実行でき、記憶容量を節約することができる。また、複数の、差の絶対値累積結果を得るために必要な画像信号のアクセス回数を、必要最小限にすることができ、処理の高速化を図ることができる。

【図面の簡単な説明】

【図1】本発明の動きベクトル検出装置実施例を示すブロック図である。

【図2】動きベクトルの内容説明図である。

【図3】一般の動きベクトル検出回路ブロック図である。

【図4】本発明の装置の動作説明図(その1)である。

【図5】本発明の装置の概略動作説明図(その2)である。

【図6】本発明の装置の具体的な結線図である。

【図7】探索領域メモリのアクセス方法説明図である。

【図8】注目画像メモリのアクセス方法説明図である。

【図9】差の絶対値累積器ブロック図である。

【図10】最小値判定部の主要部ブロック図である。

【符号の説明】

11 注目画像メモリ

12 探索領域メモリ

13、14 シフトバッファ

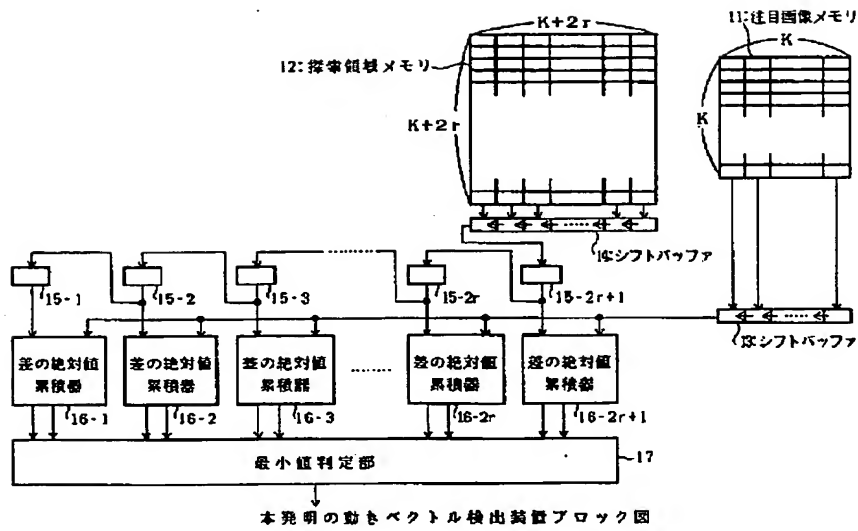
15-1~15-(2r+1) レジスタ

16-1~16-(2r+1) 差の絶対値累積器

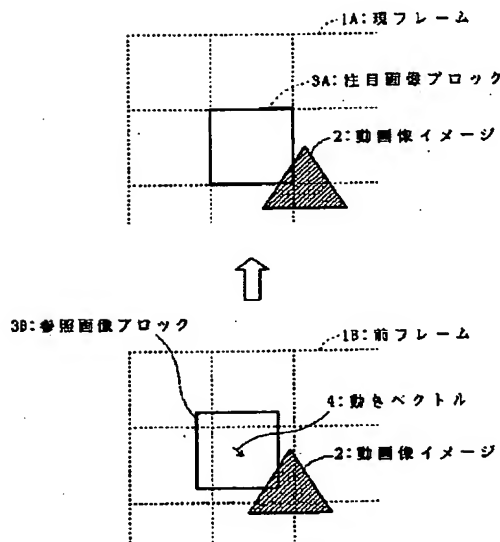
17 最小値判定部



【図1】

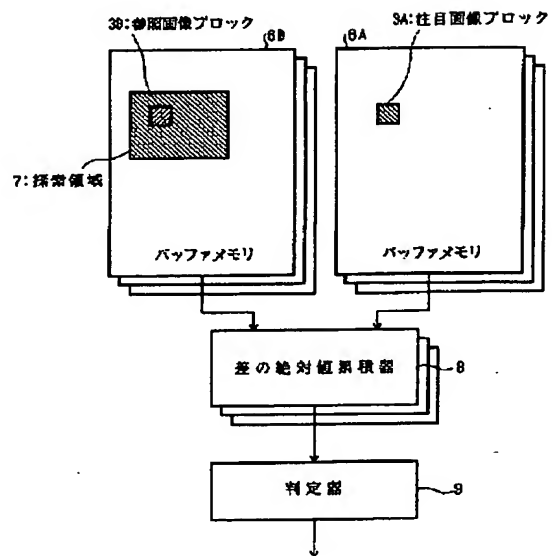


【図2】



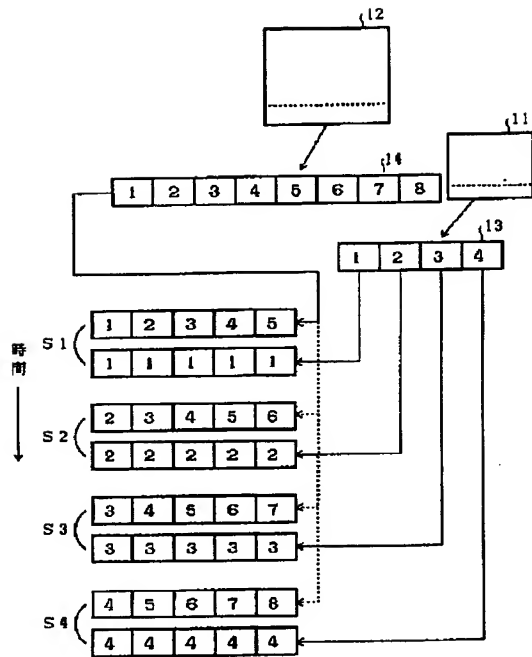
動きベクトルの内容説明図

【図3】



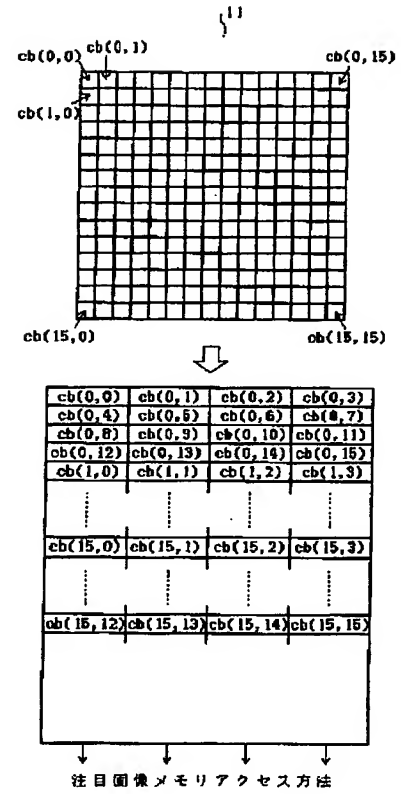
一般の動きベクトル検出回路ブロック図

【図4】



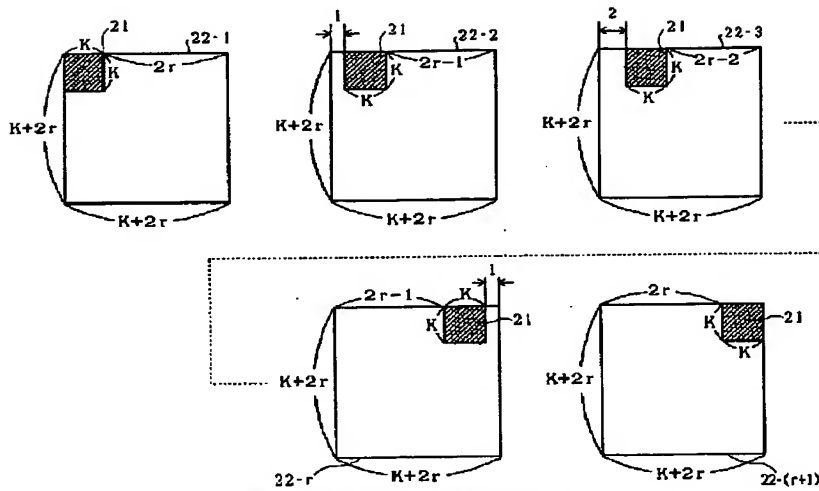
本発明の装置の動作説明図（その1）

【図7】



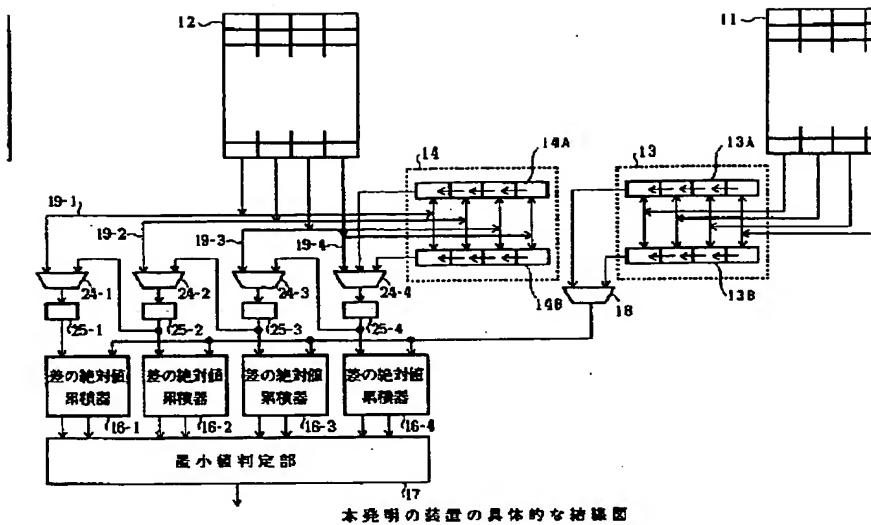
注目画像メモリアクセス方法

【図5】

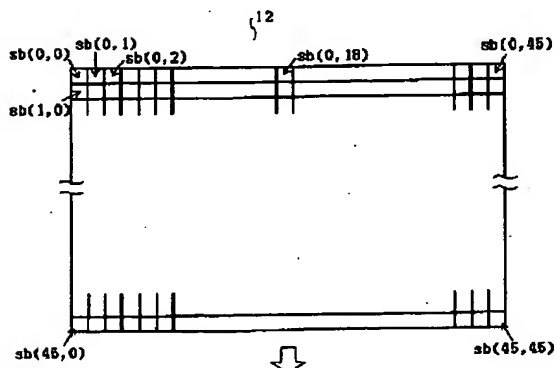


本発明の装置の回路動作説明図（その2）

【図6】



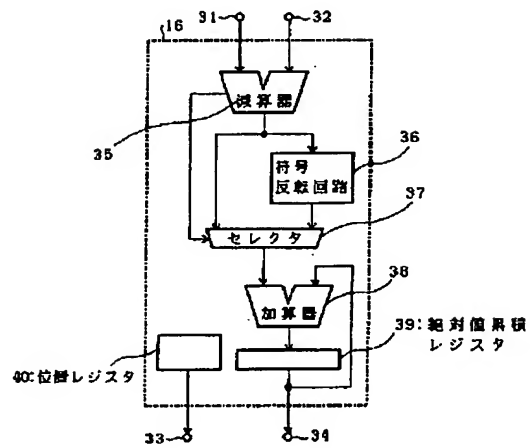
【図8】



sb(0,0)	sb(0,1)	sb(0,2)	sb(0,3)
sb(0,4)	sb(0,5)	sb(0,6)	sb(0,7)
sb(0,8)	sb(0,9)	sb(0,10)	sb(0,11)
...	...	...	...
sb(0,16)	sb(0,17)	sb(0,18)	sb(0,19)
...	...	...	...
sb(0,44)	sb(0,45)		
sb(1,0)	sb(1,1)	sb(1,2)	sb(1,3)
...	...	...	...
sb(45,0)	sb(45,1)	sb(45,2)	sb(45,3)
...	...	...	...
sb(45,44)	sb(45,45)		

探索領域メモリアクセス方法

【図9】



絶対値累積器ブロック図

Figure 1 is a main block diagram of the minimum value determination section. It illustrates the internal structure of the circuit, showing the flow of data from inputs 51 through 58 into various comparators (減算器) and registers (レジスタ). The comparators are labeled 61, 62, 63, 64, 65, 66, 67, 68, 69, 70, 71, 72, 73, and 74. The registers include a position register (位置レジスタ) and a minimum value register (最小値レジスタ). The output of the circuit is labeled 59 at the bottom.